

Министерство науки и высшего образования РФ  
ФГБОУ ВО «Ульяновский государственный университет»  
Инженерно-физический факультет высоких технологий

Кафедра радиофизики и электроники

Сабитов О. Ю.

МЕТОДИЧЕСКИЕ УКАЗАНИЯ ДЛЯ САМОСТОЯТЕЛЬНОЙ  
РАБОТЫ СТУДЕНТОВ ПО ДИСЦИПЛИНЕ  
«МИКРОПРОЦЕССОРНЫЕ СИСТЕМЫ»

Ульяновск 2020

Методические указания для самостоятельной работы студентов по дисциплине «Микропроцессорные системы» / составитель: О. Ю. Сабитов.- Ульяновск: УлГУ, 2020.

Настоящие методические указания предназначены для студентов специальности 03.03.03 «Радиофизика», изучающих дисциплину «Микропроцессорные системы». В работе приведены литература по дисциплине, основные темы курса и вопросы в рамках каждой темы, рекомендации по изучению теоретического материала, контрольные вопросы для самоконтроля и тесты для самостоятельной работы.

Студентам они будут полезны при подготовке к лабораторному практикуму, а также к зачету по данной дисциплине. Рекомендованы к использованию ученым советом Инженерно-физического факультета высоких технологий УлГУ, протокол №11 от «18» июня 2019 г.

## **1. ЛИТЕРАТУРА ДЛЯ ИЗУЧЕНИЯ ДИСЦИПЛИНЫ**

1. Сажнев, А. М. Цифровые устройства и микропроцессоры : учебное пособие для вузов / А. М. Сажнев. — 2-е изд., перераб. и доп. — Москва : Издательство Юрайт, 2020. — 139 с. — (Высшее образование). — ISBN 978-5-534-10883-5. — Текст : электронный // ЭБС Юрайт [сайт]. — URL: <https://urait.ru/bcode/453389>

2. Сабитов О. Ю. Лабораторные работы по дисциплине "Микросхемотехника" : метод. указания. - Ульяновск : УлГУ, 2004. - 64 с.

## **2.МЕТОДИЧЕСКИЕ УКАЗАНИЯ**

### **Тема 1. Исследование логических элементов**

#### **Основные вопросы темы:**

1. Структура и принципы работы цифровых систем [1, с.6-12, с. 2, с.20-24].
2. Классификация и основные параметры цифровых ИС. Основные логические элементы [1, с.6-12 с. 2, с.20-24].

#### **Контрольные вопросы:**

1. Структура и принцип работы цифровых систем. Потенциальная и импульсная схемы.
2. Классификация и основные параметры логических ИМС.

#### **Вопросы для самостоятельной работы:**

1. Дать понятие положительной потенциальной логики
2. Дать понятие отрицательной потенциальной логики
3. Дать понятие коэффициента объединения по входу
4. Дать понятие коэффициента разветвления по выходу

#### **Тесты для самостоятельной работы:**

1. Для положительной потенциальной логики "лог 1" соответствует
  - а) любому значению напряжения
  - б) низкое значение напряжения
  - в) среднее значение напряжения
  - г) высокое значение напряжения
2. Для отрицательной потенциальной логики "лог 1" соответствует
  - а) любое значение напряжения

- б) низкое значение напряжения
  - в) среднее значение напряжения
  - г) высокое значение напряжения
3. Для положительной потенциальной логики "лог 0" соответствует
- а) любому значению напряжения
  - б) низкое значение напряжения
  - в) среднее значение напряжения
  - г) высокое значение напряжения
4. Для отрицательной потенциальной логики "лог 0" соответствует
- а) любое значение напряжения
  - б) низкое значение напряжения
  - в) среднее значение напряжения
  - г) высокое значение напряжения
5. Коэффициент объединения по входу для цифровой ИС соответствует
- а) числу логических выходов
  - б) числу логических входов
  - в) нет правильного ответа
  - г) общему числу выводов цифровой ИС
6. Коэффициент разветвления по выходу для цифровой ИС определяется
- а) числом логических выходов
  - б) числом логических входов
  - в) нагрузочной способностью цифровой ИС
  - г) общим числом выводов цифровой ИС
7. ТТЛ-логика строится на
- а) многоэмиттерном тиристоре
  - б) однопереходном транзисторе
  - в) многоэмиттерном транзисторе
  - г) многосимисторном эмиттере
8. Количество логических входов в ДТЛ определяется
- а) числом входных эмиттеров многоэмиттерного транзистора
  - б) числом входных диодов
  - в) общим числом входных эмиттеров многоэмиттерного транзистора и числом входных диодов
  - г) нет правильного ответа
9. Для комбинационных логических устройств состояние выходов в данный момент времени определяется
- а) предыдущим состоянием входов

- б) текущим состоянием входов
- в) последующим состоянием входов
- г) нет правильного ответа

10. Аббревиатура И<sup>2</sup>Л означает

- а) интегральная инверсная логика
- б) интегральная иммерсионная логика
- в) интегральная инжекционная логика
- г) другое

## **Тема 2. Комбинационные устройства**

### **Основные вопросы темы:**

1. Комбинационные логические устройства. Принципы построения комбинационных логических устройств [1, с.59].
2. Шифратор, дешифратор. Таблицы истинности [1, с.59-62].
3. Демультимплексор, мультиплексор. Таблицы истинности [1, с.62-66].
4. Сумматор, таблицы истинности [1, с.66-71].
5. Преобразователь кодов, таблицы истинности [1, с.71-76].

### Контрольные вопросы:

1. Комбинационные устройства. Шифраторы.
2. Дешифраторы.
3. Мультиплексор и преобразователь кодов.

### Вопросы для самостоятельной работы:

1. Нарисовать схему шифратора из 10 в 4.
2. Нарисовать схему дешифратора из 3 в 8

### Тесты для самостоятельной работы:

1. Для комбинационных логических устройств состояние выходов в данный момент времени определяется
  - а) предыдущим состоянием входов
  - б) текущим состоянием входов
  - в) последующим состоянием входов
  - г) нет правильного ответа
2. Шифратор 10→4 имеет количество логических входов
  - а) 10

б) 4

в) 8

г) 6

3. Шифратор  $10 \rightarrow 4$  имеет количество логических выходов

а) 10

б) 4

в) 8

г) 3

4. Шифратор  $10 \rightarrow 4$  имеет количество логических входов

а) 10

б) 4

в) 8

г) 3

5. Шифратор  $10 \rightarrow 4$  имеет количество логических выходов

а) 10

б) 4

в) 8

г) 3

### **Тема 3. Исследование триггеров**

#### **Основные вопросы темы:**

1. Структура и классификация триггеров. Методы и принципы проектирования триггерных структур. Синхронные и асинхронные триггеры. Виды синхронизации триггеров [1, с.77-80].
2. RS-триггер, D-триггер, JK-триггер, T-триггер, их таблицы состояний [1, с.80-90, 2, с. 26-29].
3. Активный уровень триггера. Запрещенные состояния триггеров [1, с.90-92].

#### **Контрольные вопросы:**

1. Триггеры: принципы построения, структура и классификация.
2. Схемотехническая реализация триггеров, роль положительной обратной связи. Условия реализации положительной обратной связи.
3. Реализация различных типов триггеров на логических ИМС. Таблицы состояний.

Вопросы для самостоятельной работы:

1. Дать определение триггера
2. Назвать условия реализации ПОС при построении триггеров
3. Дать понятие активного уровня триггера

Тесты для самостоятельной работы:

1. Триггер – это устройство, имеющее
  - а) два устойчивых состояния
  - б) два неустойчивых состояния
  - в) одно устойчивое и одно неустойчивое состояния
  - г) одно устойчивое и два неустойчивых состояния
2. При построении триггеров необходимо
  - а) обеспечить отрицательную обратную связь
  - б) обеспечить положительную обратную связь
  - в) обеспечить и отрицательную и положительную обратную связь
  - г) обратную связь не требуется
3. Активным уровнем триггера с инверсными входами является
  - а) лог.0
  - б) лог.1
  - в) лог.2
  - г) лог.3
4. Счетным триггером называют
  - а) RS-триггер
  - б) D-триггер
  - в) T-триггер
  - г) JK-триггер

#### **Тема 4. Исследование регистров**

**Основные вопросы темы:**

1. Регистры. Принципы построения [1, с.96-100].
2. Варианты схем [1, с.10-106, 2, с.31-35].

Контрольные вопросы:

1. Цифровые функциональные узлы последовательного типа. Регистры, их классификация.
2. Принципы построения и назначение регистров.

Вопросы для самостоятельной работы:

1. Дать понятие цифровых функциональных узлов последовательностного типа
2. Дать классификацию регистров.

Тесты для самостоятельной работы:

1.  $n$ -разрядный регистр с параллельным приемом и параллельной выдачей информации обеспечивает запись и считывание всех своих ячеек за
  - а)  $2n$  тактовых синхроимпульсов
  - б)  $n+1$  тактовых синхроимпульсов
  - в)  $n^2$  тактовых синхроимпульсов
  - г) 2 тактовых синхроимпульса
2.  $n$ -разрядный регистр с параллельным приемом и последовательной выдачей информации обеспечивает запись и считывание всех своих ячеек за
  - а)  $2n$  тактовых синхроимпульсов
  - б)  $n+1$  тактовых синхроимпульсов
  - в)  $n^2$  тактовых синхроимпульсов
  - г) 2 тактовых синхроимпульса
3.  $n$ -разрядный регистр с последовательным приемом и параллельной выдачей информации обеспечивает запись и считывание всех своих ячеек за
  - а)  $2n$  тактовых синхроимпульсов
  - б)  $n+1$  тактовых синхроимпульсов
  - в)  $n^2$  тактовых синхроимпульсов
  - г) 2 тактовых синхроимпульса
4.  $n$ -разрядный регистр с последовательным приемом и последовательной выдачей информации обеспечивает запись и считывание всех своих ячеек за
  - а)  $2n$  тактовых синхроимпульсов
  - б)  $n+1$  тактовых синхроимпульсов
  - в)  $n^2$  тактовых синхроимпульсов
  - г) 2 тактовых синхроимпульса

## **Тема 5. Счетчики электрических импульсов**

**Основные вопросы темы:**

1. Счетчики электрических импульсов. Принципы построения [1, с.106-107].
2. Варианты схем [1, с.106-114, 2, с.37-40].

Контрольные вопросы:

1. Счетчики импульсов: назначение, классификация и параметры.
2. Принципы построения счетчиков импульсов.

Вопросы для самостоятельной работы:

1. Дать классификацию счетчиков электрических импульсов.
2. Как определяется модуль счета счетчика электрических импульсов?
3. От чего зависит модуль счета счетчика электрических импульсов?
4. Какое состояние является исходным для суммирующего счетчика?
5. Какое состояние является исходным для вычитающего счетчика?

Тесты для самостоятельной работы:

1. Максимальный модуль счета  $n$ -разрядного счетчика импульсов равен
  - а)  $2n$
  - б)  $n$
  - в)  $n^2$
  - г)  $2^n$
2. Исходное состояние суммирующего четырехразрядного счетчика электрических импульсов соответствует
  - а) 1010
  - б) 0000
  - в) 1111
  - г) 1110
3. Исходное состояние вычитающего четырехразрядного счетчика электрических импульсов соответствует
  - а) 1010
  - б) 0000
  - в) 1111
  - г) 1110
4. Текущее состояние суммирующего четырехразрядного счетчика равно 0101. При поступлении очередного входного импульса состояние счетчика станет
  - а) 1010
  - б) 0110
  - в) 0011
  - г) 0100
5. Текущее состояние вычитающего четырехразрядного счетчика равно 0101. При поступлении очередного входного импульса состояние счетчика станет

- а) 1010
- б) 0110
- в) 0011
- г) 0100

## **Тема 6. Арифметико-логическое устройство**

### **Основные вопросы темы:**

1. Область применения арифметико-логического устройства (АЛУ). Основные параметры и характеристики АЛУ [1, с.114-115].
2. Назначение входов и выходов АЛУ [1, с.114-115].

### Контрольные вопросы:

1. Структура арифметико-логического устройства.
2. Принцип построения арифметико-логического устройства.

### Вопросы для самостоятельной работы:

1. Каким образом осуществляется считывание результата в АЛУ?
2. Объясните назначение всех входов и выходов АЛУ

### Тесты для самостоятельной работы:

1. В состав АЛУ не входит следующий элемент
  - а) сумматор
  - б) преобразователь кодов
  - в) операционный усилитель
  - г) регистр
2. Сложение в АЛУ выполняет
  - а) сумматор
  - б) преобразователь кодов
  - в) операционный усилитель
  - г) регистр
3. В блочных АЛУ разные операции выполняются
  - а) одинаковыми блоками
  - б) разными блоками
  - в) могут выполняться как одинаковыми, так и разными блоками
  - г) зависит от конкретной задачи
4. В многофункциональных АЛУ разные операции выполняются

- а) одинаковыми схемами
- б) разными схемами
- в) могут выполняться как одинаковыми, так и разными схемами
- г) зависит от конкретной задачи